
**Cartes d'identification — Cartes à circuit(s)
intégré(s) à contacts —**

Partie 3:

Signaux électroniques et protocoles de transmission

**AMENDEMENT 1: Protocole de type T = 1,
transmission de blocs asynchrones en mode semi-
duplex**

<https://standards.iteh.ai/catalog/standards/sist/1132e96d-4492-4910-8157-c304d2cded29/iso-iec-7816-3-1989-amd-1-1992>

Identification cards — Integrated circuit(s) cards with contacts —

Part 3: Electronic signals and transmission protocols

*AMENDMENT 1: Protocol type T = 1, asynchronous half duplex block
transmission protocol*

Avant-propos

L'ISO (Organisation internationale de normalisation) et la CEI (Commission électrotechnique internationale) forment ensemble un système consacré à la normalisation internationale considérée comme un tout. Les organismes nationaux membres de l'ISO ou de la CEI participent au développement de Normes internationales par l'intermédiaire des comités techniques créés par l'organisation concernée afin de s'occuper des différents domaines particuliers de l'activité technique. Les comités techniques de l'ISO et de la CEI collaborent dans des domaines d'intérêt commun. D'autres organisations internationales, gouvernementales ou non gouvernementales, en liaison avec l'ISO et la CEI participent également aux travaux.

Dans le domaine des technologies de l'information, l'ISO et la CEI ont créé un comité technique mixte, l'ISO/CEI JTC1. Les projets de Normes internationales adoptés par le comité technique mixte sont soumis aux organismes nationaux pour approbation, avant leur acceptation comme Normes internationales. Les Normes internationales sont approuvées conformément aux procédures qui requièrent l'approbation de 75 % au moins des organismes nationaux votants.

L'amendement 1 à la Norme internationale ISO/CEI 7816-3 a été élaboré par le comité technique mixte ISO/CEI JTC1, *Technologies de l'information*.

L'ISO/CEI 7816 est composée des parties suivantes, sous le titre général *Cartes d'identification — Cartes à circuit(s) intégré(s) à contacts*

- *Partie 1 : Caractéristiques physiques*
- *Partie 2 : Dimensions et emplacement des contacts*
- *Partie 3 : Signaux électroniques et protocole de transmissions*

L'annexe A du présent amendement à l'ISO/CEI 7816-3 est donnée uniquement à titre d'information.

© ISO/CEI 1992

Droits de reproduction réservés. Sauf prescription différente, aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photocopie et les microfilms, sans l'accord écrit de l'éditeur.

ISO/CEI Copyright Office • Case Postale 56 • CH-1211 Genève 20 • Suisse

Version française tirée en 1994

Imprimé en Suisse

Cartes d'identification — Cartes à circuit(s) intégré(s) à contacts —

Partie 3 :

Signaux électroniques et protocoles de transmission

AMENDEMENT 1 : Protocole de type T = 1, transmission de blocs asynchrones en mode semi-duplex

iTeh STANDARD PREVIEW
(standards.iteh.ai)

[ISO/IEC 7816-3:1989/Amd 1:1992](#)

Remplacer l'article 9 existant et ajouter la nouvelle annexe A comme suit: [2-4910-8157-c304d2cded29/iso-iec-7816-3-1989-amd-1-1992](#)

9 Protocole de type T=1, transmission de blocs asynchrones en mode semi-duplex

Ce protocole de transmission est défini comme le protocole de type T=1 par un octet TD_i de la réponse à la remise à zéro (voir alinéa 6.1.4.3). Le présent article définit la structure et le traitement des commandes pour le contrôle de la transmission et le contrôle spécifique de la carte à circuit intégré dans un protocole de transmission de blocs asynchrones en mode semi-duplex. Ces commandes peuvent être lancées soit par le dispositif d'interface, soit par la carte.

Les principales caractéristiques de la transmission de blocs sont les suivantes.

- a) Le bloc est la plus petite unité de données pouvant être transmise par une carte à circuit intégré (ICC) à un dispositif d'interface (IFD), ou inversement.

Un bloc peut servir à acheminer

(1) des données d'application indépendantes du protocole de transmission ;

(2) des données de contrôle de la transmission, incluant le traitement des erreurs de transmission (voir 9.1).

- b) La structure des blocs permet de vérifier chaque bloc à la réception, préalablement au traitement des données qu'il contient.

c) L'identification d'un bloc (c'est-à-dire le repérage du début et de la fin du bloc) est assurée par la composante caractère de la couche liaison de données.

d) Le protocole débute après la réponse à la remise à zéro ou la sélection du type de protocole (PTS) (voir article 7), avec l'émission par le dispositif d'interface d'un premier bloc, et se poursuit en alternant les autorisations d'émettre un bloc.

Ce protocole utilise la structure de caractère définie dans la réponse à la remise à zéro ainsi que les paramètres physiques définis par les octets globaux d'interface (voir 6.1.4.4), sauf s'ils sont modifiés par la sélection du type de protocole.

Cette section définit la structure d'un bloc. Elle décrit également

— le contrôle de la transmission des données (contrôle de flux, chaînage de blocs, traitement des erreurs) ;

— le contrôle spécifique de l'interface.

Le protocole de transmission de blocs asynchrones en mode semi-duplex applique le principe d'organisation en couches du modèle de référence OSI. Un soin particulier a été apporté à la limitation des interactions entre les couches. Celles-ci sont au nombre de trois.

— La couche physique achemine les bits conformément aux spécifications de 6.1.

— La couche liaison de données est définie par la composante caractère et la composante bloc. La composante caractère achemine des caractères conformément au paragraphe 6.1.2. Les fonctions de répétition du caractère et de détection d'erreur décrites au paragraphe 6.1.3 ne doivent pas être mises en œuvre, de sorte que le délai minimal entre deux caractères consécutifs peut être limité à 11 etu, conformément au caractère d'interface TC 1. La composante bloc achemine des blocs (voir paragraphe 9.6.2).

— La couche application traite des commandes, processus qui implique l'échange d'au moins un bloc ou d'une chaîne de blocs dans chaque sens.

9.1 Définitions et abréviations

9.1.1 Définitions

Pour les besoins de la présente partie de l'ISO/CEI 7816, les définitions suivantes s'appliquent à l'article 9.

9.1.1.1 bloc : Suite de caractères regroupés en deux ou trois zones distinctes (zone d'introduction, zone d'informations et zone de terminaison).

9.1.1.2 adresse de nœud destinataire ; DAD : Adresse du destinataire du bloc, spécifiée dans la sous-zone d'adresse de nœud (NAD).

9.1.1.3 zone de terminaison : Dernière zone d'un bloc, contenant le ou les octets du code de détection d'erreur (EDC).

9.1.1.4 code de détection d'erreur ; EDC : Résultat obtenu par la mise en œuvre d'une méthode de détection des erreurs appliquée à tous les caractères des zones d'introduction et d'informations. Ce résultat est placé dans la zone de terminaison.

9.1.1.5 zone : Désigne l'un des trois éléments constitutifs d'un bloc (zones d'introduction, d'informations et de terminaison).

9.1.1.6 bloc d'informations ; bloc I : Bloc utilisé pour la transmission d'informations destinées à la couche application.

9.1.1.7 zone d'informations ; INF : Dans un bloc, zone contenant les données à acheminer (généralement des données d'application).

9.1.1.8 longueur ; LEN : Sous-zone de la zone d'introduction, indiquant le nombre d'octets transmis dans la zone d'informations du bloc.

9.1.1.9 adresse de nœud ; NAD : Sous-zone de la zone d'introduction, contenant l'adresse du nœud destinataire et celle du nœud émetteur, et contrôlant l'état de VPP.

9.1.1.10 zone d'introduction : Première zone d'un bloc, constituée de sous-zones : NAD (adresse de nœud), PCB (octet de contrôle de protocole) et LEN (longueur).

9.1.1.11 octet de contrôle de protocole ; PCB : Sous-zone de la zone d'introduction, contenant des informations de contrôle de la transmission.

9.1.1.12 bloc d'attente de transmission ; bloc R : Bloc contenant des accusés de réception positifs ou négatifs, ainsi que le numéro du prochain bloc l attendu.

9.1.1.13 adresse de nœud émetteur ; SAD : Adresse de l'émetteur du bloc, spécifiée dans la sous-zone d'adresse de nœud (NAD).

9.1.1.14 sous-zone : Composant opérationnel d'une zone.

9.1.1.15 bloc de supervision ; bloc S : Bloc contenant des informations de contrôle de la transmission.

9.1.1.16 contrôle de transmission : Fonction assurant le contrôle des transmissions entre le dispositif d'interface (IFD) et la carte à circuit intégré (ICC), à savoir le contrôle de l'état de VPP, le contrôle de la séquence de transmission des blocs, la synchronisation et la récupération des erreurs de transmission.

9.1.2 Abréviations

- BGT Temps de garde de bloc
- Bloc I Bloc d'informations
- Bloc R Bloc «prêt à recevoir»
- Bloc S Bloc de supervision d'informations
- BWI Entier codant le temps d'attente de bloc
- BWT Temps d'attente de bloc
- CRC Contrôle de redondance cyclique
- CWI Entier codant le temps d'attente de caractère
- CWT Temps d'attente de caractère
- DAD Adresse de nœud destinataire
- EDC Code de détection d'erreur
- ICC Carte à circuit(s) intégré(s)

- IFD Dispositif d'interface
- IFS Taille de la zone d'informations
- IFSC Taille de la zone d'informations pour la carte
- IFSD Taille de la zone d'informations pour le dispositif d'interface
- IFSI Entier codant la taille de la zone d'interface
- INF Zone d'informations
- LEN Longueur
- LRC Contrôle de redondance longitudinale
- NAD Adresse de nœud
- OSI Interconnexion de systèmes ouverts
- PCB Octet de contrôle du protocole
- R Prêt à recevoir
- SAD Adresse de nœud émetteur
- WTX Prolongation du temps d'attente
- XOR OU-exclusif

9.2 Structure de caractère

La structure de caractère est celle définie pour la réponse à la remise à zéro en 6.1.2 et 6.1.4.4 (dernier alinéa), sauf si elle est modifiée par PTS en 7.2 (cinquième alinéa).

Le contrôle de parité peut être mis en œuvre en complément du code de détection d'erreur (voir 9.4.3) pour vérifier un bloc.

9.3 Structure de bloc

Un bloc est constitué d'une suite de caractères (voir 9.2) contenant des octets de données (définis en 6.1.2). Il comprend les zones suivantes :

- zone d'introduction (obligatoire)
- zone d'informations (facultative)
- zone de terminaison (obligatoire)

Ces zones sont décrites à la figure 9.

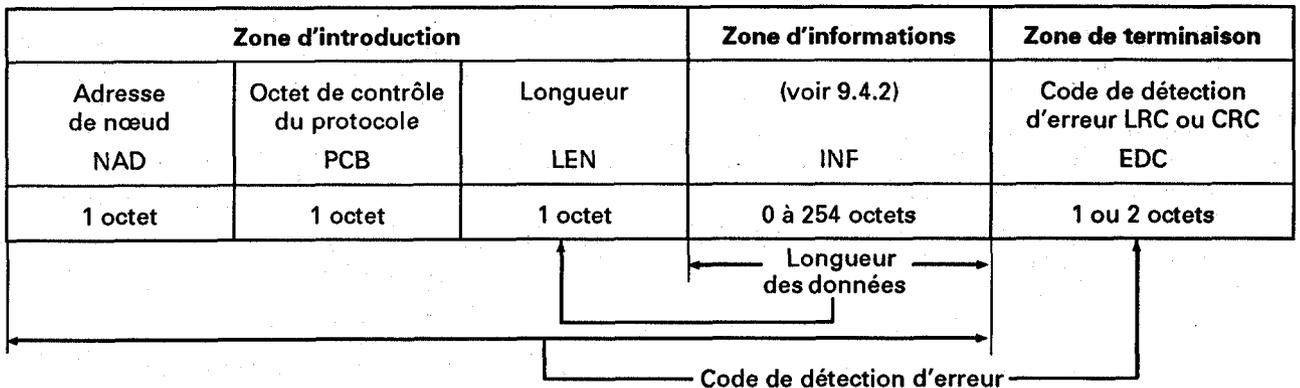


Figure 9 — Structure d'un bloc

9.4 Composants d'un bloc

9.4.1 Zone d'introduction

Cette zone est obligatoire. Elle contient trois octets destinés respectivement à l'adresse de nœud, au contrôle de protocole et à la longueur.

9.4.1.1 Adresse de nœud (NAD)

Cet octet contient l'adresse de l'émetteur et celle du destinataire du bloc. Lorsque plusieurs connexions logiques coexistent, l'adresse de nœud permet de les distinguer.

Les bits b1 à b3 et b5 à b7 indiquent respectivement l'adresse du nœud émetteur (SAD) et celle du nœud destinataire (DAD). Les bits b4 et b8 sont destinés au contrôle de l'état de VPP (voir 9.6.1.1).

Le NAD du premier bloc transmis par le dispositif d'interface doit définir une connexion logique caractérisée par l'association des adresses SAD et DAD. Par la suite, tout bloc acheminé avec les mêmes adresses sera rattaché à cette connexion logique. D'autres connexions logiques caractérisées par d'autres paires d'adresses SAD/DAD pourront être définies au cours de l'échange d'informations.

NOTE — Par exemple, les blocs transmis par le dispositif d'interface (IFD) avec x_D comme adresse SAD et y_D comme adresse DAD et ceux transmis par la carte à circuit intégré (ICC) avec les valeurs $x_C=y_D$ et $y_C=x_D$ appartiennent à la même connexion logique (désignée par (x,y)), alors que les blocs transmis par IFD avec les valeurs v_D pour SAD et w_D pour DAD et ceux transmis par ICC avec les valeurs $v_C=w_D$ et $w_C=v_D$ appartiennent à une autre connexion logique (désignée par (v,w)).

Si l'adressage n'est pas utilisé, SAD et DAD ont pour valeur 0. Toute autre adresse de nœud dans laquelle SAD égale DAD est réservée pour une utilisation ultérieure.

9.4.1.2 Octet de contrôle de protocole (PCB)

L'octet de contrôle de protocole fournit les informations nécessaires au contrôle de la transmission des données.

Le protocole de transmission de blocs définit trois types de blocs.

— Le **bloc d'informations** (bloc I) achemine des informations destinées à la couche application, ainsi qu'un accusé de réception positif ou négatif.

— Le **bloc «prêt à recevoir»** (bloc R) achemine des accusés de réception positifs ou négatifs. Sa zone d'informations ne doit pas être utilisée.

— Le **bloc de supervision** (bloc S) assure l'échange d'informations de contrôle entre le dispositif d'interface et la carte. L'utilisation de sa zone d'informations dépend de la fonction de contrôle mise en œuvre.

NOTE — L'utilisation de différents types de blocs permet de bien séparer, dans le microcode du dispositif d'interface, la fonction de contrôle du protocole d'une part, et les données destinées à l'application d'autre part.

L'octet de contrôle de protocole définit le type de bloc (I, R ou S). Le codage de PCB est décrit à l'alinéa 9.6.2.4.

9.4.1.3 Longueur (LEN)

L'octet LEN indique le nombre d'octets de la zone d'informations du bloc (voir aussi 9.5.1).

Les valeurs possibles sont les suivantes :

'00' à 'FE' nombre d'octets de la zone d'informations, de 0 à 254.

'FF' réservé pour une utilisation ultérieure.

9.4.2 Zone d'informations (INF)

La zone INF est facultative. Lorsqu'elle est présente, elle contient soit des données destinées à l'application (blocs I), soit des informations de contrôle et d'état (blocs S). Le nombre d'octets de la zone est indiqué par LEN.

9.4.3 Zone de terminaison

Cette zone est obligatoire. Elle contient le code de détection d'erreur (EDC) du bloc.

La définition du protocole permet l'utilisation du code LCR (contrôle de redondance longitudinale) ou CRC (contrôle de redondance cyclique), respectivement sur un ou deux octets. LRC correspond au résultat du OU-exclusif (XOR) de tous les octets qui précèdent (de l'adresse de nœud au dernier octet de la zone d'informations). Pour le calcul de CRC, voir ISO 3309.

9.5 Paramètres spécifiques d'interface

Dans la réponse à la remise à zéro, les caractères spécifiques d'interface pour $T = 1$ sont spécifiés à partir de TA_i ($i > 2$).

9.5.1 Tailles de la zone d'informations (IFS)

9.5.1.1 Taille de la zone d'informations pour la carte (IFSC)

IFSC désigne la longueur maximale de la zone d'informations des blocs acheminés vers la carte. La valeur initiale de IFSC est donnée par IFSI dans le caractère spécifique d'interface TA_i ($i > 2$). Sa valeur par défaut est 32.

Les valeurs possibles sont les suivantes :

'00' réservé pour une utilisation ultérieure.

'01' à 'FE' taille de la zone d'informations pour la carte (de 1 à 254).

'FF' réservé pour une utilisation ultérieure.

NOTE — La taille d'un bloc correspond au nombre total d'octets acheminés dans les zones d'introduction, d'informations et de terminaison. La taille maximale d'un bloc est égale à IFSC plus 4 ou 5 (selon la taille de la zone de terminaison).

9.5.1.2 Taille de la zone d'informations pour le dispositif d'interface (IFSD)

IFSD désigne la longueur maximale de la zone d'informations des blocs acheminés à destination du dispositif d'interface. Sa valeur initiale est 32.

Les valeurs possibles sont les mêmes que pour IFSC (voir 9.5.1.1).

9.5.2 Temps d'attente

9.5.2.1 Temps d'attente de caractère (CWT)

Le temps d'attente de caractère est défini par le temps maximal écoulé entre le front initial d'un caractère et celui du caractère qui suit à l'intérieur du même bloc. Voir figure 10.

Le quartet de poids faible (b_4 à b_1) de TB_i ($i > 2$) est un entier codant le temps d'attente de caractère (CWI) de telle sorte que CWT a la valeur suivante :

$$CWT = (2^{CWI} + 11) \text{ etu de travail}$$

La valeur minimale de CWT est donc égale à 12 etu de travail. Voir la définition d'une etu de travail en 6.1.4.4.

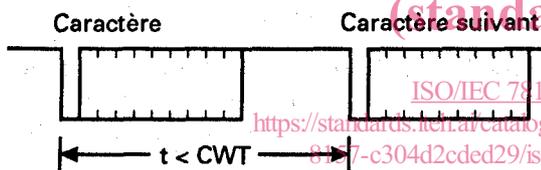


Figure 10 — Temps d'attente de caractère (CWT)

La valeur par défaut de CWI est 13.

NOTE — Lorsqu'une erreur de longueur est probable, CWT peut être utilisé par le nœud récepteur pour détecter la fin d'un bloc.

9.5.2.2 Temps d'attente de bloc (BWT)

Le temps d'attente de bloc est défini par le temps maximal écoulé entre le front initial du dernier caractère octroyant une autorisation d'émission à la carte, et celui du premier caractère émis par la carte. Voir figure 11.

Le quartet de poids fort (b_8 à b_5) de TB_i ($i > 2$) est un entier codant le temps d'attente de bloc (BWI) de telle sorte que BWT a la valeur suivante :

$$BWT = 2^{BWI} \times 960 \times 372 / fs \text{ s} + 11 \text{ etu de travail}$$

pour une carte à horloge externe

$$BWT = 2^{BWI} / 10 \text{ s} + 11 \text{ etu de travail}$$

pour une carte à horloge interne

où $0 \leq BWI \leq 9$ ($BWI > 9$ est réservé pour une utilisation ultérieure).

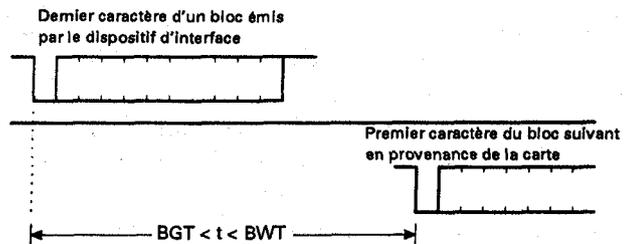


Figure 11 — Temps de garde de bloc (BGT) et temps d'attente de bloc (BWT)

La valeur par défaut de BWI est 4.

Le temps d'attente de bloc permet de détecter les caractères muets.

9.5.2.3 Temps de garde de bloc (BGT)

Le temps de garde de bloc est le temps minimal écoulé entre le front initial d'un caractère et celui du caractère qui suit dans la direction opposée. Le délai qui sépare le dernier caractère d'un bloc reçu du premier caractère d'un bloc émis doit donc être supérieur ou égal à BGT, mais inférieur à BWT. Voir figure 11.

BGT doit être égal à 22 etu de travail.

9.5.3 Options de protocole

Le bit b_1 du caractère spécifique d'interface TC_i ($i > 2$) identifie le code de détection d'erreur

1 = utilisation de CRC

0 = utilisation de LRC (valeur par défaut)

Les bits b_2 à b_8 sont réservés pour une utilisation ultérieure. Ils ont pour valeur 0.

9.6 Fonctionnement du protocole

9.6.1 Couche liaison de données — Composants d'un caractère

9.6.1.1 Contrôle de l'état de VPP

L'état de VPP est contrôlé par les bits b8 et b4 de l'octet d'adresse de nœud (NAD) émis par la carte, ainsi que par le caractère PCB qui suit. Les valeurs possibles pour b8 et b4 sont les suivantes :

b8=0, b4=0 VPP doit être remis ou maintenu à l'état de repos.

b8=1, b4=0 VPP doit être mis à l'état actif. Il sera remis à l'état de repos à la réception de PCB.

b8=0, b4=1 VPP doit être mis à l'état actif jusqu'à réception d'un autre octet NAD par le dispositif d'interface.

b8=1, b4=1 valeur interdite.

En cas d'erreur de parité de NAD, VPP est remis ou maintenu à l'état de repos.

En cas de dépassement du temps imparti, c'est-à-dire si la carte ne transmet pas de caractère dans le délai défini par CWT ou BWT, VPP est remis ou maintenu à l'état de repos.

Toutes les transitions de VPP déclenchées par un caractère doivent se produire dans un délai de 12 etu calculé à partir du front initial de ce caractère.

9.6.1.2 Fonctionnement exempt d'erreur

Après une réponse à la remise à zéro avec ou sans sélection du type de protocole, le dispositif d'interface dispose d'une autorisation d'émission qui marque le début du protocole de transmission de blocs. Dans le cas du protocole T=1, le dispositif d'interface émet des données uniquement sous la forme de blocs.

Après émission d'un bloc complet, l'émetteur (ICC ou IFD) se met en mode réception ; après réception du nombre de caractères indiqué par la sous-zone LEN, le destinataire (ICC ou IFD) considère qu'il peut émettre.

9.6.2 Couche liaison de données — Composants d'un bloc

9.6.2.1 Conventions (voir 9.4.1.2)

Les conventions ci-dessous sont utilisées dans la description du fonctionnement du protocole.

Les blocs I sont représentés comme suit :

I(N(S),M) N(S) désigne le numéro d'ordre du bloc, et M le bit indicateur de données supplémentaires (voir 9.6.2.2.2).

$N_a(S)$, $N_b(S)$ Les lettres en indice a et b représentent la source (A ou B) du bloc dont le numéro d'ordre est N(S).

Les blocs R sont représentés comme suit :

R(N(R)) R signifie «prêt à recevoir» N(R) est le numéro de bloc du prochain message attendu.

Les blocs S sont représentés comme suit :

S(demande RESYNCH) Demande de resynchronisation.

S(réponse RESYNCH) Réponse à une demande de resynchronisation.

S(demande IFS) Proposition IFS (redéfinition de la taille de la zone d'informations).

S(réponse IFS) Accusé de réception de la proposition IFS.

S(demande ABORT) Demande d'interruption d'une chaîne.

S(réponse ABORT) Réponse à une demande d'interruption d'une chaîne.

S(demande WTX) Demande de prolongation du temps d'attente.

S(réponse WTX) Réponse à la demande de prolongation du temps d'attente.

S(réponse d'erreur Vpp) Bloc S émis par IFD pour indiquer à la carte qu'une erreur Vpp s'est produite.

Les blocs S(...IFS) et S(...WTX) contiennent une zone INF. (Le codage de cette zone est défini par les règles 3 et 4 de 9.6.2.2.3.)

9.6.2.2 Fonctionnement exempt d'erreur

9.6.2.2.1 Procédures générales (voir 9.4.1.2)

Le premier bloc transmis à la carte par le dispositif d'interface après la réponse à la remise à zéro ou la sélection du type de protocole doit être de type I ou S.

L'émetteur d'un bloc (de type I, R ou S) doit attendre l'accusé de réception du destinataire avant d'envoyer le bloc suivant (voir plus loin).

Les blocs I sont transmis avec leur numéro d'ordre N(S). N(S) occupe un bit et est calculé modulo 2. Au début du protocole de transmission ou après une resynchronisation, il reçoit la valeur initiale N(S)=0. Il est ensuite recalculé après chaque émission d'un bloc I.

Les blocs I en provenance de IFD et de ICC sont comptés séparément. L'émetteur d'un bloc I est informé de la bonne réception de celui-ci lorsqu'il reçoit un bloc I dont le numéro d'ordre (N(S)) diffère de celui du dernier bloc I reçu.

Les blocs R sont acheminés avec N(R), qui indique la valeur N(S) du prochain bloc I attendu. L'émetteur d'un bloc I est informé de la bonne réception de celui-ci lorsqu'il reçoit un bloc R dont la valeur N(R) diffère du numéro d'ordre (N(S)) du bloc I transmis (voir 9.6.2.2.3, règle 2.2).

En fonctionnement exempt d'erreur, les blocs R servent au chaînage (voir 9.6.2.2.2).

Les blocs S ne sont pas accompagnés de numéro. Les blocs S(demande...) n'acheminent pas d'accusé de réception. Les blocs S(réponse...) accusent réception d'un bloc S(demande...).

9.6.2.2.2 Chaînage

Le chaînage est une fonction du protocole de transmission de blocs. Il permet à un émetteur (IFD ou ICC) de transmettre des informations (données d'application) dont la longueur est supérieure au maximum autorisé pour un bloc (IFSC ou IFSD).

Si le dispositif d'interface ou la carte doit transmettre des informations dont la longueur dépasse respectivement IFSC ou IFSD, il peut diviser ces informations en blocs de longueur unitaire (LEN) inférieure ou égale à IFSC ou IFSD, puis les transmettre sous la forme d'une chaîne de blocs.

Le chaînage des blocs est contrôlé par le bit M de l'octet PCB des blocs I. Ce bit indique la présence ou non de données supplémentaires :

- bit M = 0 Le bloc I est le dernier de la chaîne.
- bit M = 1 Des blocs supplémentaires contiennent la suite des données.

Le chaînage est illustré à la figure 12.

Lorsque le destinataire reçoit un bloc I l'avertissant de la présence de données supplémentaires, il envoie en réponse un bloc R(N(R)) dans lequel N(R) correspond au numéro d'ordre N(S) du bloc I suivant.

NOTE — Une chaîne peut contenir des blocs I de longueur nulle, LEN = 0 (voir scénario A.1.4.3).

9.6.2.2.3 Règles de mise en œuvre du protocole pour un fonctionnement exempt d'erreur

Règle 1 : Le dispositif d'interface émet le premier bloc. Il s'agit soit d'un bloc I avec N(S)=0 et la présence de M, l'indicateur de données supplémentaires, représenté par I(0,M), soit d'un bloc S.

Règle 2.1 : I(N_a(S),0) émis par A est transmis à B qui renvoie I(N_b(S),M)

pour accuser réception du bloc I transmis par A, transmettre des données d'application et indiquer qu'il est prêt à recevoir le bloc I suivant en provenance de A.

Règle 2.2 : I(N_a(S),1) émis par A est transmis à B qui renvoie

R(N_b(R)) [où N_b(R) est différent de N_a(S)] pour accuser réception du bloc I transmis par A et indiquer qu'il est prêt à recevoir le bloc I suivant en provenance de A.

NOTE — Le chaînage n'est possible que dans une direction à la fois.

Règle 3 : Si le dernier bloc I reçu par la carte ne peut être traité par celle-ci dans le délai défini par BWT, ICC envoie un bloc S(demande WTX) dont la zone INF contient un facteur entier multiplicateur de BWT codé en binaire sur un octet. IFD en accuse réception en renvoyant un bloc S(réponse WTX) avec la même zone INF.

Le nouveau délai est calculé à partir du front initial du dernier caractère du bloc S(réponse WTX).

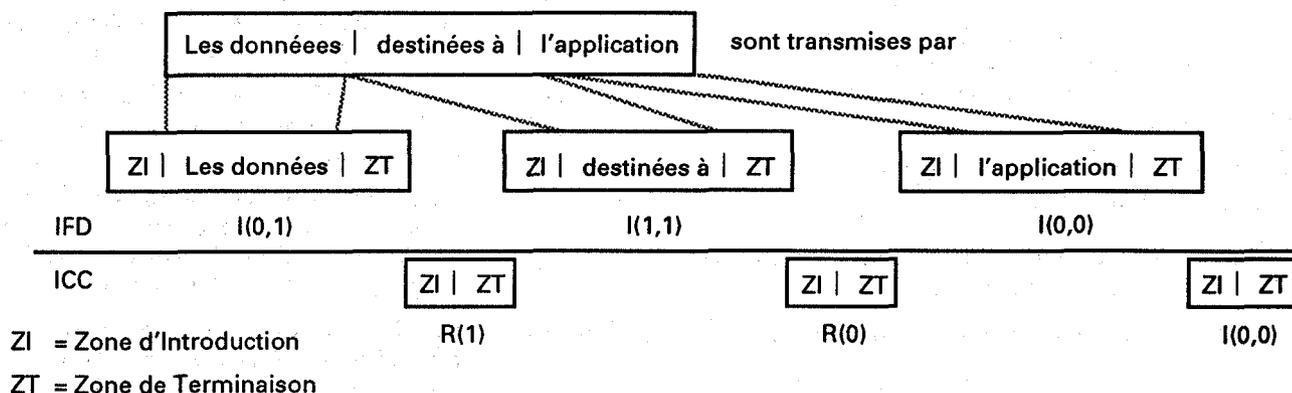


Figure 12 — Chaînage

Règle 4 : ICC envoie un bloc S(demande IFS) pour redéfinir la taille de zone d'informations qu'elle peut traiter (valeur IFSC). IFD accuse réception de la demande en renvoyant un bloc S(réponse IFS) avec la même zone INF. Il applique alors la nouvelle valeur IFSC à toutes ses émissions jusqu'à la prochaine redéfinition de la taille de la zone par une autre demande IFS.

IFD envoie un bloc S(demande IFS) pour redéfinir la taille de zone d'informations qu'il peut traiter (valeur IFSD). ICC accuse réception de la demande en renvoyant un bloc S(réponse IFS) avec la même zone INF. Elle applique alors la nouvelle valeur IFSD à toutes ses émissions jusqu'à la prochaine redéfinition de la taille de la zone par une autre demande IFS.

IFSC et IFSD sont définis par un entier codé en binaire sur un octet dans la zone INF des blocs S.

Règle 5 : Le chaînage est indiqué par le bit M du bloc d'informations. Ainsi, I(N(S),0) désigne un bloc qui ne fait pas partie d'une chaîne ou est le dernier bloc d'une chaîne, alors que I(N(S),1) désigne un bloc qui fait partie d'une chaîne contenant au moins un bloc supplémentaire.

R(N(R)) demande la transmission du bloc I qui suit dans la chaîne, c'est-à-dire de I(N(S)=N(R),...) et accuse réception du dernier bloc I reçu (I(NON N(R),1)).

9.6.2.3 Traitement des erreurs

9.6.2.3.1 Erreurs détectées par le destinataire d'un bloc

La couche bloc est chargée de la transmission des blocs, de la détection et du traitement des erreurs de transmission et de séquençement, et de la resynchronisation du protocole de transmission de blocs. Elle doit pouvoir traiter les erreurs suivantes :

— Dépassement du délai BWT (le temps écoulé entre le front initial du dernier caractère d'un bloc et celui du premier caractère du bloc qui suit dépasse BWT) ;

— Réception d'un bloc non valide, par exemple dans les cas suivants :

- a) erreur de parité sur un ou plusieurs caractères du bloc, ou erreur EDC ;
- b) PCB non valide (codage non reconnu) ;
- c) LEN non valide (erreur de transmission ou incompatibilité avec IFSC ou IFSD) ;

d) perte de synchronisation (si le nombre de caractères reçus est inférieur au nombre de caractères attendus par le destinataire, ou si le nombre de caractères transmis dépasse la valeur indiquée dans la zone LEN reçue) ;

e) non-réception du bloc S(réponse...) attendu après l'émission d'un bloc S(demande...).

La resynchronisation du protocole de transmission de blocs s'effectue à trois niveaux ; lorsqu'une tentative de resynchronisation échoue à un niveau donné, une autre tentative a lieu au niveau suivant. Les trois niveaux de synchronisation sont les suivants :

pour le dispositif d'interface :

- a) retransmission des blocs
- b) utilisation de S(demande RESYNCH)
- c) remise à zéro ou désactivation de la carte

pour la carte :

- a) retransmission des blocs
- b) utilisation de S(réponse RESYNCH)
- c) si aucune action n'est lancée par le dispositif d'interface, la carte devient muette

9.6.2.3.2 Règles de mise en œuvre du protocole pour le traitement des erreurs

Règle 6 : S(demande RESYNCH) est émis exclusivement par le dispositif d'interface qui l'utilise pour resynchroniser la transmission et pour réinitialiser les paramètres de communication du protocole.

Règle 6.1 : Lorsque le destinataire détecte une perte de synchronisation, il est de nouveau autorisé à émettre après un silence sur I/O supérieur à CWT ou BGT (la valeur la plus élevée des deux est retenue).

Règle 6.2 : S(demande RESYNCH) doit faire l'objet de l'accusé de réception S(réponse RESYNCH) de la part de la carte.

Règle 6.3 : Le protocole est lancé après réception de S(réponse RESYNCH) par le dispositif d'interface.

Règle 6.4 : Après trois tentatives infructueuses de resynchronisation (par émission d'un bloc S(demande RESYNCH)), la carte est remise à zéro par le dispositif d'interface.

Règle 6.5 : Le destinataire d'une demande de resynchronisation considère que le dernier bloc émis avant S(demande RESYNCH) n'a pas été reçu.

Règle 7.1 : Lorsqu'un bloc I est émis, si le bloc reçu n'est pas valide, ou si un dépassement de BWT se produit (pour le dispositif d'interface), un bloc R est émis pour demander la retransmission du bloc I attendu (avec $N(S)=N(R)$).

Règle 7.2 : Lorsqu'un bloc R est émis, si le bloc reçu n'est pas valide, ou si un dépassement de BWT se produit (pour le dispositif d'interface), le bloc R attendu est émis une seconde fois.

Règle 7.3 : Lorsqu'un bloc S(demande...) est émis, si la réponse reçue est différente de S(réponse...), ou si un dépassement de BWT se produit (pour le dispositif d'interface), le bloc S(demande...) est émis une seconde fois.

Lorsqu'un bloc S(réponse...) est émis, si le bloc reçu n'est pas valide, ou si un dépassement de BWT se produit (pour le dispositif d'interface), un bloc R est transmis.

Règle 7.4.1 : Si le dispositif d'interface ne parvient pas à recevoir un bloc exempt d'erreur au début du protocole, il effectue deux tentatives supplémentaires au plus avant de remettre à zéro ou de désactiver la carte.

Règle 7.4.2 : Si le dispositif d'interface ne parvient pas à recevoir un bloc exempt d'erreur en cours de protocole, il effectue deux tentatives supplémentaires au plus avant d'émettre une demande de resynchronisation (S(demande RESYNCH)).

Règle 7.4.3 : Si la carte ne parvient pas à recevoir un bloc exempt d'erreur, elle reste en mode réception après deux tentatives infructueuses.

Règle 7.5 : Une fois le protocole lancé, si le premier bloc reçu par la carte n'est pas valide, la carte renvoie R(0) en réponse.

Règle 7.6 : Si le premier bloc émis par IFD n'obtient pas de réponse dans le délai défini par BWT, IFD envoie R(0).

Règle 8 : Lorsque la carte envoie S(demande IFS) et reçoit un bloc non valide à la place du bloc S(réponse IFS) attendu, elle renvoie S(demande IFS) une seconde fois puis, si la seconde tentative est également infructueuse, elle reste en mode réception.

Règle 9 : Une chaîne peut être interrompue par l'émetteur ou le destinataire des blocs chaînés au moyen de S(demande ABORT).

La demande d'interruption doit être suivie d'une réponse S(réponse ABORT). L'autorisation d'émission peut ensuite être rétablie par l'émission d'un bloc R.

NOTE — L'interruption d'une chaîne peut être due à une erreur physique au niveau de la carte (par exemple une erreur de mémoire dans la carte).

9.6.2.4 Codage de PCB

9.6.2.4.1 PCB des blocs I

Le bit de poids fort (b8) du PCB des blocs I a pour valeur zéro.

Les autres bits sont utilisés comme indiqué à la figure 13.

Les bits b1 à b5 sont réservés pour une utilisation ultérieure. Ils doivent être mis à zéro.

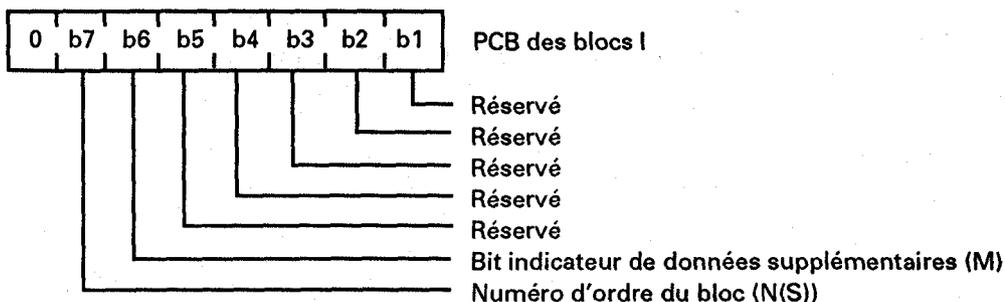


Figure 13 — Codage du PCB d'un bloc I