

NORME
INTERNATIONALE
INTERNATIONAL
STANDARD

CEI
IEC

61943

QC 211001

Première édition
First edition
1999-03

Circuits intégrés –
Guide d'application pour l'agrément
des lignes de fabrication

iTeh STANDARD PREVIEW

Integrated circuits –

(standards.iteh.ai)

Manufacturing line approval

application guideline

<https://standards.iteh.ai/catalog/standards/sist/65c69d23-dcda-43e0-b2f8-32b41525172c/iec-61943-1999>



Numéro de référence
Reference number
CEI/IEC 61943:1999

Numéros des publications

Depuis le 1er janvier 1997, les publications de la CEI sont numérotées à partir de 60000.

Publications consolidées

Les versions consolidées de certaines publications de la CEI incorporant les amendements sont disponibles. Par exemple, les numéros d'édition 1.0, 1.1 et 1.2 indiquent respectivement la publication de base, la publication de base incorporant l'amendement 1, et la publication de base incorporant les amendements 1 et 2.

Validité de la présente publication

Le contenu technique des publications de la CEI est constamment revu par la CEI afin qu'il reflète l'état actuel de la technique.

Des renseignements relatifs à la date de reconfirmation de la publication sont disponibles dans le Catalogue de la CEI.

Les renseignements relatifs à des questions à l'étude et des travaux en cours entrepris par le comité technique qui a établi cette publication, ainsi que la liste des publications établies, se trouvent dans les documents ci-dessous:

- «Site web» de la CEI*

- **Catalogue des publications de la CEI**
Publié annuellement et mis à jour régulièrement
(Catalogue en ligne)*

- **Bulletin de la CEI**
Disponible à la fois au «site web» de la CEI* et comme périodique imprimé

Terminologie, symboles graphiques et littéraux

En ce qui concerne la terminologie générale, le lecteur se reportera à la CEI 60050: *Vocabulaire Electrotechnique International* (VEI).

Pour les symboles graphiques, les symboles littéraux et les signes d'usage général approuvés par la CEI, le lecteur consultera la CEI 60027: *Symboles littéraux à utiliser en électrotechnique*, la CEI 60417: *Symboles graphiques utilisables sur le matériel. Index, relevé et compilation des feuilles individuelles*, et la CEI 60617: *Symboles graphiques pour schémas*.

* Voir adresse «site web» sur la page de titre.

Numbering

As from 1 January 1997 all IEC publications are issued with a designation in the 60000 series.

Consolidated publications

Consolidated versions of some IEC publications including amendments are available. For example, edition numbers 1.0, 1.1 and 1.2 refer, respectively, to the base publication, the base publication incorporating amendment 1 and the base publication incorporating amendments 1 and 2.

Validity of this publication

The technical content of IEC publications is kept under constant review by the IEC, thus ensuring that the content reflects current technology.

Information relating to the date of the reconfirmation of the publication is available in the IEC catalogue.

Information on the subjects under consideration and work in progress undertaken by the technical committee which has prepared this publication, as well as the list of publications issued, is to be found at the following IEC sources:

- IEC web site*

- **Catalogue of IEC publications**
Published yearly with regular updates
(On-line catalogue)*

- **IEC Bulletin** 43e0-b2f8-65d0-4b1b-827b41e5172c/iec-61943-1-2
Available both at the IEC web site* and as a printed periodical

Terminology, graphical and letter symbols

For general terminology, readers are referred to IEC 60050: *International Electrotechnical Vocabulary* (IEV).

For graphical symbols, and letter symbols and signs approved by the IEC for general use, readers are referred to publications IEC 60027: *Letter symbols to be used in electrical technology*, IEC 60417: *Graphical symbols for use on equipment. Index, survey and compilation of the single sheets* and IEC 60617: *Graphical symbols for diagrams*.

* See web site address on title page.

NORME
INTERNATIONALE
INTERNATIONAL
STANDARD

CEI
IEC

61943

QC 211001

Première édition
First edition
1999-03

Circuits intégrés –
Guide d'application pour l'agrément
des lignes de fabrication

iTeh STANDARD PREVIEW

Integrated circuits –
(standards.iteh.ai)
Manufacturing line approval
application guideline

<https://standards.iteh.ai/catalog/standards/sist/65c69d23-dcda-43e0-b2f8-32b41525172c/iec-61943-1999>

© IEC 1999 Droits de reproduction réservés — Copyright - all rights reserved

Aucune partie de cette publication ne peut être reproduite ni utilisée sous quelque forme que ce soit et par aucun procédé, électronique ou mécanique, y compris la photo-copie et les microfilms, sans l'accord écrit de l'éditeur.

No part of this publication may be reproduced or utilized in any form or by any means, electronic or mechanical, including photocopying and microfilm, without permission in writing from the publisher.

International Electrotechnical Commission
Telefax: +41 22 919 0300

3, rue de Varembé Geneva, Switzerland
e-mail: inmail@iec.ch IEC web site <http://www.iec.ch>



Commission Electrotechnique Internationale
International Electrotechnical Commission
Международная Электротехническая Комиссия

CODE PRIX
PRICE CODE

T

Pour prix, voir catalogue en vigueur
For price, see current catalogue

SOMMAIRE

	Pages
AVANT-PROPOS	4
Articles	
1 Généralités	6
1.1 Domaine d'application et objet.....	6
1.2 Référence normative	6
2 Définitions	6
3 Principes de l'agrément pour la liste de fabricants qualifiés (QML)	8
3.1 Identification et définition des métiers.....	8
3.2 Spécifications de produits	10
4 Conception de filière (métier 1).....	10
4.1 Domaine de compétence.....	10
4.2 Description des activités.....	10
4.3 Interfaces et procédures de sous-traitance	10
4.4 Procédures de conception et vérification des modèles	12
4.5 Procédures d'intégration et de validation	12
5 Conception de circuits intégrés (métier 2)	14
5.1 Domaine de compétence.....	14
5.2 Description des activités.....	14
5.3 Interfaces.....	16
5.4 Procédures de conception et vérification.....	20
5.5 Procédure de validation.....	20
6 Fabrication de plaquettes (métier 3)	22
6.1 Domaine de compétence.....	22
6.2 Description des activités.....	22
6.3 Interfaces.....	26
6.4 Procédure de validation.....	28
7 Caractérisation de procédé (métier 4).....	30
7.1 Domaine de compétence.....	30
7.2 Description des activités.....	30
7.3 Interfaces.....	32
7.4 Procédures de caractérisation	32
8 Assemblage et encapsulation (métier 5)	34
8.1 Domaine de compétence.....	34
8.2 Description des activités.....	34
8.3 Interfaces.....	38
8.4 Procédures de validation	40
9 Tests (métier 6).....	42
9.1 Domaine de compétence.....	42
9.2 Description des activités.....	42
9.3 Interfaces – Validation des informations fournies par le client ou le sous-traitant....	42
9.4 Procédures	42
9.5 Procédures de validation	46

CONTENTS

	Page
FOREWORD	5
Clause	
1 General.....	7
1.1 Scope and object	7
1.2 Normative reference.....	7
2 Definitions.....	7
3 Principles for qualified manufacturer list (QML) approval.....	9
3.1 Identification and definition of tasks.....	9
3.2 Product specifications	11
4 Process design (task 1).....	11
4.1 Field of application	11
4.2 Description of activities	11
4.3 Interfaces and subcontracting procedures	11
4.4 Procedures for design and verification of models	13
4.5 Procedures for integration and validation.....	13
5 Integrated circuits design (task 2).....	15
5.1 Field of application	15
5.2 Description of activities	15
5.3 Interfaces.....	17
5.4 Procedures for design and verification.....	21
5.5 Validation procedure	21
6 Wafer fabrication (task 3).....	23
6.1 Field of application	23
6.2 Description of activities	23
6.3 Interfaces.....	27
6.4 Validation procedure	29
7 Process characterization (task 4).....	31
7.1 Field of application	31
7.2 Description of activities	31
7.3 Interfaces.....	33
7.4 Characterization procedures.....	33
8 Assembly and packaging (task 5)	35
8.1 Field of application	35
8.2 Description of activities	35
8.3 Interfaces.....	39
8.4 Validation procedures.....	41
9 Tests (task 6).....	43
9.1 Field of application	43
9.2 Description of activities	43
9.3 Interfaces – Validation of information provided by the customer or subcontractor ...	43
9.4 Procedures	43
9.5 Validation procedures.....	47

COMMISSION ÉLECTROTECHNIQUE INTERNATIONALE

CIRCUITS INTÉGRÉS – GUIDE D'APPLICATION POUR L'AGRÈMENT DES LIGNES DE FABRICATION

AVANT-PROPOS

- 1) La CEI (Commission Electrotechnique Internationale) est une organisation mondiale de normalisation composée de l'ensemble des comités électrotechniques nationaux (Comités nationaux de la CEI). La CEI a pour objet de favoriser la coopération internationale pour toutes les questions de normalisation dans les domaines de l'électricité et de l'électronique. A cet effet, la CEI, entre autres activités, publie des Normes internationales. Leur élaboration est confiée à des comités d'études, aux travaux desquels tout Comité national intéressé par le sujet traité peut participer. Les organisations internationales, gouvernementales et non gouvernementales, en liaison avec la CEI, participent également aux travaux. La CEI collabore étroitement avec l'Organisation Internationale de Normalisation (ISO), selon des conditions fixées par accord entre les deux organisations.
- 2) Les décisions ou accords officiels de la CEI concernant les questions techniques représentent, dans la mesure du possible un accord international sur les sujets étudiés, étant donné que les Comités nationaux intéressés sont représentés dans chaque comité d'études.
- 3) Les documents produits se présentent sous la forme de recommandations internationales. Ils sont publiés comme normes, rapports techniques ou guides et agréés comme tels par les Comités nationaux.
- 4) Dans le but d'encourager l'unification internationale, les Comités nationaux de la CEI s'engagent à appliquer de façon transparente, dans toute la mesure possible, les Normes internationales de la CEI dans leurs normes nationales et régionales. Toute divergence entre la norme de la CEI et la norme nationale ou régionale correspondante doit être indiquée en termes clairs dans cette dernière.
- 5) La CEI n'a fixé aucune procédure concernant le marquage comme indication d'approbation et sa responsabilité n'est pas engagée quand un matériel est déclaré conforme à l'une de ses normes.
- 6) L'attention est attirée sur le fait que certains des éléments de la présente Norme internationale peuvent faire l'objet de droits de propriété intellectuelle ou de droits analogues. La CEI ne saurait être tenue pour responsable de ne pas avoir identifié de tels droits de propriété et de ne pas avoir signalé leur existence.

La Norme internationale CEI 61943 a été établie par le sous-comité 47A: Circuits intégrés, du comité d'études 47 de la CEI: Dispositifs à semiconducteurs.

Le texte de cette norme est issu des documents suivants:

FDIS	Rapport de vote
47A/533/FDIS	47A/546/RVD

Le rapport de vote indiqué dans le tableau ci-dessus donne toute information sur le vote ayant abouti à l'approbation de cette norme.

Le numéro QC qui figure sur la page de couverture de la présente publication est le numéro de spécification dans le Système CEI d'assurance de la qualité des composants électroniques (IECQ).

INTERNATIONAL ELECTROTECHNICAL COMMISSION

**INTEGRATED CIRCUITS – MANUFACTURING LINE APPROVAL
APPLICATION GUIDELINE****FOREWORD**

- 1) The IEC (International Electrotechnical Commission) is a worldwide organization for standardization comprising all national electrotechnical committees (IEC National Committees). The object of the IEC is to promote international co-operation on all questions concerning standardization in the electrical and electronic fields. To this end and in addition to other activities, the IEC publishes International Standards. Their preparation is entrusted to technical committees; any IEC National Committee interested in the subject dealt with may participate in this preparatory work. International, governmental and non-governmental organizations liaising with the IEC also participate in this preparation. The IEC collaborates closely with the International Organization for Standardization (ISO) in accordance with conditions determined by agreement between the two organizations.
- 2) The formal decisions or agreements of the IEC on technical matters express, as nearly as possible, an international consensus of opinion on the relevant subjects since each technical committee has representation from all interested National Committees.
- 3) The documents produced have the form of recommendations for international use and are published in the form of standards, technical reports or guides and they are accepted by the National Committees in that sense.
- 4) In order to promote international unification, IEC National Committees undertake to apply IEC International Standards transparently to the maximum extent possible in their national and regional standards. Any divergence between the IEC Standard and the corresponding national or regional standard shall be clearly indicated in the latter.
- 5) The IEC provides no marking procedure to indicate its approval and cannot be rendered responsible for any equipment declared to be in conformity with one of its standards.
- 6) Attention is drawn to the possibility that some of the elements of this International Standard may be the subject of patent rights. The IEC shall not be held responsible for identifying any or all such patent rights.

International Standard IEC 61943 has been prepared by subcommittee 47A: Integrated circuits, of IEC technical committee 47: Semiconductor devices.

The text of this standard is based on the following documents:

FDIS	Report on voting
47A/533/FDIS	47A/546/RVD

Full information on the voting for the approval of this standard can be found in the report on voting indicated in the above table.

The QC number that appears on the front cover of this publication is the specification number in the IEC Quality Assessment System for Electronic Components (IECQ).

CIRCUITS INTÉGRÉS – GUIDE D'APPLICATION POUR L'AGRÉMENT DES LIGNES DE FABRICATION

1 Généralités

1.1 Domaine d'application et objet

La présente norme internationale définit de quelle façon les principes et les exigences de la CEI 61739 sont appliqués aux circuits intégrés monolithiques. Elle est applicable aux fabricants de circuits intégrés (CI) qui demandent l'agrément d'une ligne de fabrication.

L'objet de ce guide est d'établir la cohérence des exigences utilisées par les fabricants et les auditeurs pour les technologies liées à la fabrication de circuits intégrés.

Chaque fabricant peut avoir ses propres méthodes pour satisfaire au contenu de la présente norme, pourvu que le niveau requis de contrôle de la ligne de fabrication soit atteint.

1.2 Référence normative

Le document normatif suivant contient des dispositions qui, par suite de la référence qui y est faite, constitue des dispositions valables pour la présente Norme internationale. Pour les références datées, les amendements ultérieurs ou les révisions de ces publications ne s'appliquent pas. Toutefois, les parties prenantes aux accords fondés sur la présente Norme internationale sont invitées à rechercher la possibilité d'appliquer l'édition la plus récente du document normatif indiqué ci-après. Pour les références non datées, la dernière édition du document normatif en référence s'applique. Les membres de la CEI et de l'ISO possèdent le registre des Normes internationales en vigueur.

CEI 61739:1996, *Circuits intégrés – Procédures pour l'agrément d'une ligne de fabrication et la gestion de la qualité*

2 Définitions

Pour les besoins de la présente norme, les définitions suivantes, tirées de la CEI 61739, s'appliquent:

2.1

véhicule de démonstration

produit ordinaire ou produit spécialement conçu pour démontrer que tous les paramètres critiques du process sont sous contrôle et reproductibles dans la technologie considérée

2.2

moniteur paramétrique (PM)

structure pour mesurer les paramètres électriques

2.3

liste de fabricants qualifiés (QML)

liste utilisée pour la procédure associée à l'Agrément de Ligne de Fabrication tel que défini dans la CEI 61739

INTEGRATED CIRCUITS – MANUFACTURING LINE APPROVAL APPLICATION GUIDELINE

1 General

1.1 Scope and object

This International Standard defines how to apply the principles and requirements given in IEC 61739 to monolithic integrated circuits. The standard is applicable to those manufacturers of integrated circuits (ICs) who apply for manufacturing line approval.

The objective of this applicators guideline is to establish consistency in the requirements used by manufacturers and auditors for techniques related to integrated circuit manufacturing.

Each manufacturer may use his own methods for satisfying the requirements of this standard, provided that the required level of control in the manufacturing line is reached.

1.2 Normative reference

The following normative document contains provisions which, through reference in this text, constitute provisions of this International Standard. For dated references, subsequent amendments to, or revisions of, this publication do not apply. However, parties to agreements based on this International Standard are encouraged to investigate the possibility of applying the most recent editions of the normative document indicated below. For undated references, the latest edition of the normative document referred to applies. Members of IEC and ISO maintain registers of currently valid International Standards.

<https://standards.iteh.ai/catalog/standards/sist/65c69d23-dcda-43e0-b2f8-32b41525172c/iec-61943-1999>
IEC 61739:1996, *Integrated circuits – Procedures for manufacturing line approval and quality management*

2 Definitions

For the purpose of this Guideline the following definitions apply (see 1.4 of IEC 61739):

2.1

demonstration vehicle

normal product or product specifically designed to demonstrate that all critical process parameters are under control and repeatable within the defined technology

2.2

parametric monitor (PM)

structure for measuring electrical parameters

2.3

qualified manufacturer list QML

list used for the procedure associated with manufacturing line approval as defined in IEC 61739

2.4

composant d'évaluation standard (SEC)

structure utilisée pour piloter le procédé de fabrication, et pour servir de produit de substitution pour les essais de fiabilité et l'évaluation du taux de défaillance. Il peut être un produit normal de la technologie considérée

2.5

tâche

activité ou suite d'activités qui forme une étape dans la fabrication du produit

2.6

véhicule technologique (TV)

structure hybride qui démontre la reproductibilité du procédé et des caractéristiques associées

2.7

véhicule de caractérisation technologique (TCV)

structure pour étudier les mécanismes de défaillance intrinsèque et leur répartition

2.8

bureau de révision technologique (TRB) ou organisation équivalente

organisation fondamentale pour la ligne de fabrication ou la tâche. Un TRB sera formé de représentants de toutes les fonctions décrites dans le plan de gestion totale de la qualité (TQM, total quality management) telles que le marketing, les ventes, la conception, le développement de technologie, la fabrication, les essais et l'assurance de la qualité, quand elles s'appliquent

3 Principes de l'agrément pour la liste de fabricants qualifiés (QML)

Les fabricants figurant dans la liste de fabricants qualifiés (QML) doivent être capables de produire des produits issus d'une ligne de fabrication agréée, sans qu'il soit nécessaire d'effectuer des essais de qualification approfondis, et des inspections de conformité à la qualité en fin de fabrication sur chaque produit.

L'organisation initiale de contrôle de la ligne de fabrication qualifiée doit être le bureau de révision technologique (TRB) ou toute organisation équivalente.

Le fabricant en cours de qualification doit certifier et avoir les documents prouvant que tout métier exécuté par un sous-traitant est conforme aux exigences de la CEI 61739.

Au fur et à mesure de l'évolution de la technologie et que les données de qualité et de fiabilité sont accumulées, le fabricant, à travers le plan TQM et le TRB, peut modifier, substituer ou supprimer des essais et/ou des sélections. L'organisme national de surveillance (ONS) doit être prévenu de telles actions par le rapport statutaire.

3.1 Identification et définition des métiers

Ce guide identifie six métiers avec les interfaces qui détaillent les exigences spécifiques pour les cycles de conception et de fabrication des circuits intégrés (CI).

3.1.1 Conception de filière (voir article 4)

Il s'agit de la conception d'une filière de semiconducteur comprenant les modifications et la publication des paramètres de la filière, ainsi que des règles correspondantes de conception de la filière, transcrits sous forme de textes écrits ou de fichiers informatiques.

2.4**standard evaluation component (SEC)**

structure used to monitor the fabrication process and to serve as a surrogate product for reliability testing and failure rate evaluation. It can be an actual device of the technology under consideration

2.5**task**

activity or sequence of activities that form a stage in manufacturing the product

2.6**technological vehicle (TV)**

hybrid structure that demonstrates process repeatability and involved characteristics

2.7**technology characterization vehicle (TCV)**

structure to study intrinsic failure mechanisms and their distribution

2.8**technology review board (TRB) or equivalent organization**

primary organization for the manufacturing line or task. A TRB will consist of representatives of all functions described in total quality management (TQM) Plan, such as marketing, sales, design, technology development, fabrication, testing and quality assurance as applicable

3 Principles for qualified manufacturer list (QML) approval

QML listed manufacturers shall be able to produce products utilizing an approved manufacturing line without the need for extensive qualification testing and end-of-manufacturing quality conformance inspections on each product.

The primary organization for control of the qualified manufacturing line shall be the TRB or equivalent organization.

The qualifying manufacturer shall ensure and document that any tasks to be performed by a subcontractor meet the requirements of IEC 61739.

As the technology matures and reliability and quality data are accumulated, the manufacturer, through the total quality management (TQM) plan and technology review board (TRB) may modify, substitute or delete tests and/or screens. The national supervising inspectorate (NSI) shall be notified of such actions through the status report.

3.1 Identification and definition of tasks

This guideline identifies six tasks with interfaces which detail the specific requirements for the design and manufacturing of ICs.

3.1.1 Process design (see clause 4)

This is the design of the semiconductor process including modification and publication of the process parameters and related process design rules in the form of written text and/or computer files.

3.1.2 Conception de CI (voir article 5)

Il s'agit de la conception de circuits intégrés conformément aux exigences des clients, comme défini par les spécifications de produit ou autres.

3.1.3 Fabrication des plaquettes (voir article 6)

Il s'agit de la réalisation physique de CI sur des substrats sous TQM.

3.1.4 Caractérisation de procédé (voir article 7)

La caractérisation de procédé est l'extraction de toutes les informations nécessaires pour confirmer la conception de filière.

3.1.5 Assemblage et encapsulation (voir article 8)

Cela inclut les opérations depuis la réception des plaquettes (ou des puces) jusqu'à la livraison de produits encapsulés.

3.1.6 Essais (voir article 9)

Ce sont les essais de conformité aux spécifications.

3.2 Spécifications de produits

Pour les produits standard ou catalogue, les fabricants doivent publier les spécifications établissant les procédés de fabrication utilisés. Ils doivent également conserver un enregistrement des produits avec leur ONS. De telles spécifications peuvent être des spécifications particulières enregistrées par la CEI ou des feuilles de fabricant publiées.

<https://standards.iteh.ai/catalog/standards/sist/65c69d23-dcda-43e0-b2f8-11eb-210000-000000000000/61943-1999>

La spécification CI du client ne peut être publiée que lorsqu'elle est approuvée conjointement par le fournisseur et le client.

4 Conception de filière (métier 1)

4.1 Domaine de compétence

Le système de gestion de la qualité doit être totalement décrit. Le centre de conception de filière doit être responsable de la gestion de la qualité, et doit avoir mis en place l'organisation nécessaire, y compris la mise en place d'un TRB et des outils nécessaires. Le fabricant doit être capable de prouver cela à la satisfaction de l'ONS avec des résultats objectifs.

4.2 Description des activités

Le fabricant doit définir et documenter les procédures et les activités du centre de conception de filière, y compris les règles de conception et les sorties, l'archivage, la vérification et la validation.

4.3 Interfaces et procédures de sous-traitance

4.3.1 Interfaces avec le client

Les exigences sur les interfaces avec le client et les procédures doivent être décrites.

3.1.2 IC design (see clause 5)

This is the design of integrated circuits in accordance with customer requests as defined by product or other specifications.

3.1.3 Wafer fabrication (see clause 6)

This is the physical realization of ICs on substrates under TQM.

3.1.4 Process characterization (see clause 7)

Process characterization is the extraction of all the information required to confirm the process design.

3.1.5 Assembly and packaging (see clause 8)

This includes a series of operations from receipt of wafers or chips to supply of packaged products.

3.1.6 Test (see clause 9)

This is verification of conformance to specifications.

3.2 Product specifications

For standard or catalog products, manufacturers shall publish specifications stating what processes are employed. They shall also maintain a register of products with their NSI. Such specifications may be any registered IEC detail specification (DS) or any published manufacturer's data sheet.

[IEC 61943:1999](https://standards.iteh.ai/catalog/standards/sist/65c69d23-dcda-43e0-b2f8-3a127e200619/iec-61943-1999)

<https://standards.iteh.ai/catalog/standards/sist/65c69d23-dcda-43e0-b2f8-3a127e200619/iec-61943-1999>

A custom IC specification may be published only upon agreement between the supplier and customer.

4 Process design (task 1)

4.1 Field of application

The system of process design quality management shall be fully documented. The process design center shall be responsible for the management of quality and shall have established the necessary organization, including a TRB and tools for this purpose. The supplier shall be able to so demonstrate to the satisfaction of the NSI with objective results.

4.2 Description of activities

The manufacturer shall define and document procedures and activities of the process design center, including design rules and outputs, archiving, verification and validation.

4.3 Interfaces and subcontracting procedures

4.3.1 Customer interfaces

Customer interface requirements and procedures shall be documented.

4.3.2 Sous-traitance

La sous-traitance d'une quelconque activité doit être conforme aux exigences de la QML.

4.3.3 Fabrication de masques ou activité équivalente (si applicable)

Tous les fabricants de masques approuvés par le centre de conception de filière doivent être identifiés.

4.3.4 Laboratoires d'essai

Lorsque des laboratoires d'essai extérieurs sont employés, leur identification, le domaine d'activité et les limites de capacité, ainsi que les qualifications doivent être décrites.

4.3.5 Fonderies de fabrication de plaquettes

Le centre de conception de filière doit établir la liste de toutes les fonderies pour lesquelles il conçoit une filière, ainsi que l'identification des filières pour chacune d'entre elles.

Leurs qualifications doivent être détaillées, ainsi que les procédures, spécifications et exigences d'interface, y compris l'identification des règles de conception correspondantes, les véhicules de test, la caractérisation de filière et les méthodes de contrôle et les résultats, les dimensions critiques ainsi que les spécifications de transfert de filière.

4.3.6 Assemblage/encapsulation

Toutes les exigences particulières pour l'assemblage et l'encapsulation doivent être détaillées dans les règles de conception.

4.4 Procédures de conception et vérification des modèles

Les procédures pour la création, la vérification et la validation, aussi bien que l'intégration des règles de conception et des éléments de librairie, doivent être établies pour chaque outil qualifié.

4.4.1 Création

Les descriptions des filières pour la création et l'installation de nouveaux éléments de librairies (et de blocs, cellules, réseaux, etc.) doivent être documentés dans les manuels de conception applicables pour les librairies, la topologie et la conception de circuit.

4.4.2 Vérification

Les procédures utilisées pour la vérification et la validation des caractéristiques, ainsi que les règles d'application pour les éléments de librairies doivent être spécifiées.

4.5 Procédures d'intégration et de validation

4.5.1 Intégration

La méthodologie mise en oeuvre pour vérifier, valider et intégrer un nouvel élément de librairie doit être spécifiée. Elle précise les outils, le mode opératoire, et les procédures d'assurance de la qualité associées au procédé décrit.

4.3.2 Subcontracting

Subcontracting of any work shall comply with the requirements of the QML.

4.3.3 Mask making or equivalent activity (if applicable)

All mask makers approved by the process design center shall be identified.

4.3.4 Test laboratories

Where external test laboratories are employed, their identification, scope and limits of capability and qualifications shall be documented.

4.3.5 Wafer-fabricant

The process design center shall list all wafer-fabricants for which they design processes, together with identification of the processes for each of these.

The qualifications of each wafer-fabricant shall be documented together with the procedures, specifications and interface requirements. This shall include identification of the relevant design rules, test vehicles, process characterization and control methods and results, critical dimensions, and process transfer specifications.

4.3.6 Assembly/packaging

All requirements for assembly/packaging shall be detailed in the design rules.

4.4 Procedures for design and verification of models

The procedures for creation, verification and validation, as well as the integration of design rules and library elements, shall be stated for each tool qualified.

4.4.1 Creation

Descriptions of the processes for creation and installation of new library elements (and blocks, cells, arrays, etc.) shall be documented in the applicable design manuals for library, layout, and circuit design.

4.4.2 Verification

The procedures employed for verification and validation of characteristics and application rules for library elements shall be specified.

4.5 Procedures for integration and validation

4.5.1 Integration

The methodology used to verify, validate and integrate a new library element shall be specified. It identifies the tools, the operating mode and the quality assurance procedures related to the described process.